

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

昭60-231977

⑬ Int.Cl.⁴

識別記号

庁内整理番号

⑭ 公開 昭和60年(1985)11月18日

G 11 B 20/10
H 04 N 5/92

6733-5D
7113-5C

審査請求 未請求 発明の数 1 (全13頁)

⑮ 発明の名称 映像信号再生装置

⑯ 特 願 昭59-87531

⑰ 出 願 昭59(1984)4月28日

⑱ 発 明 者 小 南 久 典 東京都品川区北品川6丁目7番35号 ソニー株式会社内

⑲ 出 願 人 ソニー株式会社 東京都品川区北品川6丁目7番35号

⑳ 代 理 人 弁理士 田 辺 恵 基

明 細 書

発明の名称 映像信号再生装置

特許請求の範囲

低速再生モードで走行する記録媒体上に順次形成された多数の記録トラックを横切るように再生ヘッドを走査することによって、スロー再生し得る映像信号再生装置において、上記再生ヘッドに得られる再生映像データを所定の順序で切り換えながら順次書き込み記憶すると共に、当該記憶データを所定の順序で切り換えながら1画像分ずつ読み出し得る少くとも3つの画像メモリを有し、上記記録媒体の走行方向を反転した時、上記画像メモリの切換動作を所定画像数分の再生区間の間禁止することを特徴とする映像信号再生装置。

発明の詳細な説明

(産業上の利用分野)

本発明は映像信号再生装置に関し、特にデジ

タルビデオテープレコーダ(デジタルVTR)

に適用して好適なものである。

(背景技術とその問題点)

デジタルVTRにおいて、映像信号を記録媒体としての磁気テープに記録する際に、1フィールド分の映像信号を構成するサンプルデータに対してデータのドロップアウト等を考慮してシャフリング、インターリーブ等の分散処理を施し、その後所定数のトラックブロックに分割して各トラックブロックのデータをそれぞれ1本のトラックに記録するようになっている。

ここで記録データの構成としては例えば第2図に示すものが用いられる。第2図(A)はいわゆる同期ブロックSYNCRを示すもので、例えば1/4H分の映像データDATAが1単位として用いられ、これに同期コードSYNC CODE、アドレスコードADDRESS CODE、サイクリックリダンダンシチェックコードCRC CODEが付けられた構成を有する。今1フィールド分の映像データをN本(例えば10本)のトラ

ックに分散記録する場合を考えると、同期ブロック SYNCB は $1/N$ フィールド分だけ集合されてトラックブロック TRK (第2図(B)) を構成し、このトラックブロック TRK が各トラック上に記録される。

このトラックブロック TRK は N 個 (すなわち 10 個) 集合されて、第2図(C)に示すフィールドブロック FIB を構成する。このフィールドブロック FIB は 1 フィールド分の映像データを含んでなり、かくして 10 トラック分の映像データを再生してフィールドメモリに記憶した後当該フィールドメモリを所定の速度で読み出すことにより、標準テレビジョン信号の奇数又は偶数フィールドの映像信号を再生できるようになされている。

このフィールドブロック FIB は 2 個集合されて第2図(D)に示すようにフレームブロック FLB を構成する。このフレームブロック FLB は順次続く奇数及び偶数フィールドに相当する 2 つのフィールドブロック FIB によつて 1 フレーム

従つて 1 画面分の映像データをもつようになされている。

かかる構成の映像データは、第3図に示すようにノーマル速度で走行するテープ 1 に対して例えば第4図の構成の 4 つの記録ヘッド 2A、2A' 及び 2B、2B' によつて 1 フィールドブロック FIB ごとに各トラックに記録される。この実施例の場合一対の記録ヘッド 2A、2A' 及び 2B、2B' はそれぞれ近接して並置されると共に、各ヘッド対はほぼ 180° の角間隔を保つて回転ドラム 3 上に装着され、これにより隣り合う 2 本のトラックが各一対の記録ヘッドによつてほぼ同時に 2 本の記録トラック上にそれぞれ記録される。かくしてテープ 1 上には奇数フィールドの映像信号を 10 本の記録トラックにそれぞれ記録してなる第1のフィールドの記録エリア RE1 と、偶数フィールドの映像信号を記録する 10 本のトラックでなる第2のフィールドの記録エリア RE2 とが順次交互に記録されて行くことになる。

このようにしてテープに記録された映像データ

は、複数の再生モード例えばテープ 1 をノーマル速度で走行させながら再生するノーマル再生モードと、テープをフォワード方向に高速度 (例えば 8 倍速) で走行させる高速サーチモード、テープを低速度 (例えば $1/3$ 倍速) で走行させるスロー再生モード、テープ 1 を停止させるスチル再生モード等で再生される。

ここでノーマル再生時にヘッド 2A、2A' 及び 2B、2B' は順次各トラック上を走査することによつて各トラックに記録されているトラックブロック TRK の映像データを過不足なくピックアップして忠実度の高い映像信号を得ることができる。

これに対してスロー再生モード時には、第3図において破線で示すように、各ヘッドは記録トラックの記録角度より大きい角度で記録トラックを横切るような走査軌跡を描き、この走査軌跡がテープの走行に応じて順次少しずつずれて行くような態様でテープ 1 に対する走査を行う。従つて各ヘッドは 1 回の走査を行う間に複数本の記録トラ

ックに跨がつて各記録トラックに記録されている映像データを飛び飛びに再生して行く結果になる。

ここでヘッドが走査する記録トラックが同一フィールド内の映像データを記録しているトラックである場合には問題はないが、互いに隣接する異なるフィールドのトラックを横切つて走査する場合には、1 回の走査で 2 つのフィールドの映像信号を再生する問題がある。例えば奇数フィールドの映像データを記録している第1フィールド記録エリア RE1 の最初のトラック A とその前のトラック、すなわち偶数フィールドの映像データを記録している第2フィールド記録エリア RE2 の最後の記録トラック J に跨がるようにヘッドが走査する場合を考える。この場合第1フィールドの記録エリア RE1 のトラック A から得た映像データと、第2フィールドの記録エリア RE2 のトラック J から得た映像データとは、それぞれ奇数フィールド及び偶数フィールドの映像データであるので、互いに区別して信号処理を行う必要がある。

特にこのようなスロー再生モードにおいてテ

ブの走行方向を切り換えたような場合（例えばフオワード方向からリバース方向に切り換えたような場合）には、方向を転換する前にピックアップされていた映像データと、方向を転換した後にピックアップした映像データとの時間順序を適正に制御しなければ、テープの方向を転換した際にモニタ画面上に目障りな画像の乱れが生じるおそれがある。

このような乱れを生じさせることなく例えばフオワード方向にスロー再生している状態からリバース方向に転換したような場合には、フオワード方向への再生時にモニタ画面上に得られていた画像の動きが、方向転換時に一旦スチール画像として静止した後、リバース方向に転換した時画像の動きが逆に戻って行くような安定した画像を得ることができるようになることが望ましい。

〔発明の目的〕

本発明は以上の点を考慮してなされたもので、このような望ましい画像を容易に得ることができるようになるものである。

〔発明の概要〕

かかる目的を達成するため本発明においては、少なくとも3つの画像メモリを設け、記録媒体の走行方向を反転した時、画像メモリの切換動作を所定画像数分の再生区間の間禁止することにより、画像メモリの切換順序を正しく反転させると共に、再生画面に混乱を生じさせることなく画面が過去に戻って行くようにスムーズに反転させるようにできる。

〔実施例〕

以下図面について本発明の一実施例を詳述する。第1図において磁気テープ1から再生された再生入力信号V_{in}は直列-並列変換回路11において並列データ信号に変換された後、ラッチ回路12を介してそれぞれ画像メモリを構成する第1、第2、第3のフィールドメモリ13、14、15を有する映像信号メモリ16に入力される。第1～第3のフィールドメモリ13～15は書込アドレスカウンタ17において発生される書込アドレス信号S1によつて指定されたアドレスをもつ

メモリエリアに映像データを書き込むように制御される。ここで書込アドレスカウンタ17はメモリ切換制御回路18のアドレス制御回路19から与えられるアドレスロード信号S2によつてロードされたアドレスから、再生ロック信号S3のタイミングで順次カウント動作をして行くようになっている。

また第1～第3フィールドメモリ13～15は読出アドレスカウンタ21の読出アドレス信号S4によつて指定されたアドレスを有するメモリエリアに記録されている映像データを所定のタイミングで読み出すようになっている。読出アドレスカウンタ21はメモリ切換制御回路18のアドレス制御回路19から与えられるアドレスロード信号S5によつてロードされたアドレスから順次カウント動作を開始するようになされ、これにより第1～第3フィールドメモリ13～15のうち読み出すべきフィールドメモリを指定するようになっている。

かくして映像信号メモリ16から読み出された

映像データはラッチ回路22を介し、さらに並列-直列変換回路23を介して再生出力映像信号V_{out}として送出される。

メモリ切換制御回路18は再生モードに応じて磁気テープから再生されて来る再生情報と、別途操作盤から与えられる再生モード選択情報に基づいて各再生モードにおいて使用すべきフィールドメモリ13、14又は15を選択し切り換えるもので、アドレス制御回路19に対して現在のテープの操作状態を表す情報を与えるため、第5図に示す構成の定査モード検出回路を有する。

第5図において、定査モード検出回路24は境界トラック検出回路31を有する。境界トラック検出回路31はヘッドが第1及び第2のフィールド記録エリアRE1及びRE2に属するトラックのうち境界位置にあるトラックA及びJを定査しているときこれを検出するもので、奇数フィールドの最初のトラックAを横切ったとき発生する検出パルスOS（第6図（B1））を受ける2段のDフリップフロップ回路D11及びD12でなる

第1の検出回路部32と、同様にして奇数フィールドの最後のトラックJ、偶数フィールドの最初のトラックA、偶数フィールドの最後のトラックJをそれぞれ横切ったとき発生する検出パルスOB、ES、EB(第6図(B2)、(B3)、(B4))を受ける2段のDフリップフロップ回路D21及びD22、D31及びD32、D41及びD42でなる第2、第3、第4の検出回路部33、34、35とを有する。

第1及び第2の検出パルスOS及びOEは第1フィールドの記録エリアRE1のトラックAに記録されているアドレスコードADDRESS CODE(第2図(A))を別途検出回路によつて検出することにより、ヘッドが当該トラックを横切るごとに発生するパルスでなる。この第1及び第2の検出パルスOS及びOEが発生する位相はヘッドの回転位相を表わす回転パルスPG(第6図(A))と比較してみればわかるように、ヘッドが1回転することによりテープが走行することによつてヘッドとトラックAとの交差位置(従つて位

相)が徐々に移動して行き、やがてヘッドが当該トラックAと交差しなくなつたときパルスOS及びOEが得られなくなる。なお第6図の場合にはヘッドがトラックAと3回交差する場合について図示されている。

このようにヘッドがフoward方向に走行しているときヘッドが第1エリアの第1及び第10のトラックA及びJと交差するようになった後交差しなくなるまでの間、第1及び第2の検出パルスOS及びOEが得られることになり、換言すれば第1及び第2の検出パルスOS及びOEが回転パルスPGの近くに発生しているときにはヘッドがトラックA及びJと交差していることを表わしている。

同じようにして第2フィールドメモリエリアRE2の第1番目及び第10番目のトラックA及びJにヘッドが交差しているときには第3及び第4の検出パルスES及びEB(第6図(B3)及び(B4))がそれぞれ得られる。

このように第1、第2、第3、第4の検出パル

スOS、OE、ES、EBはそれぞれ第1及び第2のフィールド記録エリアの両端部にあるトラックにヘッドの走査軌跡が交差したとき到来する。そしてこのことは第1のパルスOSが得られた後第2のパルスOEが得られるまでの間は第1フィールドの記録エリアのトラックを再生ヘッドが再生していることを意味し、また第3のパルスESが得られた後第4のパルスEBが得られるまでの間は第2フィールド記録エリアRE2のトラックを再生ヘッドが走査していることを表わしている。

そしてまた第1～第4の検出パルスOS～EBが得られている間は再生ヘッドが異なるフィールドの境界位置にあるトラックをも走査していることを意味している。すなわち第1の検出パルスOSが発生していることは再生ヘッドが奇数フィールドの第1のトラックAを走査しながらこれと同時に偶数フィールドの最後のトラックJをも走査していることを意味する。また第2の検出パルスOEが得られていることは再生ヘッドが奇数フィールドの最後のトラックJを走査していると共に

これと同時に偶数フィールドの最初のトラックAをも走査していることを意味している。

従つてこのときには再生入力映像信号Vinが奇数フィールドの映像データと偶数フィールドの映像データとを含んでいるので、各フィールドの映像データを分離して映像信号メモリのフィールドメモリに入力して別個に信号処理しなければならないことを意味している。

このようにテープがフoward方向に走行することによりヘッドが第1番目の記録トラックA側から第10番目の記録トラックJの方向に移動して行く場合は検出パルスOS、OE、ES、EBがその順序で発生して行く。これに対してテープの走行方向がリバース方向に切り換えられたときには、ヘッドが第10番目の記録トラックJ側から第1番目の記録トラックAの方向に移動して行く状態に切り換わるので、検出パルスOS、OE、ES、EBの発生順序が逆転してEB、ES、OE、OSの順序で発生して行くことになる。

しかしこのリバースモードの場合は、検出パル

スOS～EEの発生順序が逆転することを除いて他の説明は、フォワードモードの場合と同様である。

検出回路部32、33、34、35は検出パルスOS、OE、ES、EEをそれぞれ連続化してなる検出出力信号OSG、OEG、ESG、EEGを発生する。第1の検出回路部31は検出パルスOSをDフリップフロップ回路D11、D12のプリセット端子PRに受けて検出パルスOSによつてこの回路D11、D12がセットされる。回路D11、D12にはトリガ信号として回転パルスPGが与えられ、回路D11、D12がセットされたときその後到来する最初のパルスPGによつて回路D11がトリガされてそのD入力端に与えられている論理「0」入力によつてリセットされ、このリセット状態に基づいて次の回転パルスPGが到来したとき回路D12をリセットする。かくして回路D12のQ出力端から送出される検出出力信号OSGは最初のパルスOSによつて論理「0」に立下がり、その後パルスOSが得られ

なくなつた後第2番目の回転パルスPGによつて論理「1」に立上がるような変化をすることになる。

他の検出回路部33、34、35も同様に構成され、かくして第6図(C2)、(C3)、(C4)に示すように最初のパルスOE、ES、EEによつて論理「0」に立下がり、その後これらの検出パルスが得られなくなつた後第2番目の回転パルスPGによつて論理「1」に立上がる検出出力信号OEG、ESG、EEGが得られる。

検出出力信号OSG～EEGはスイッチ回路41を通じてDフリップフロップ回路構成の奇数フィールド走査判定回路42及び偶数フィールド走査判定回路43に与えられる。スイッチ回路41はフォワードリバース切換信号PRによつて切換制御され、フォワードモードの時検出出力信号OSG及びESGをそれぞれセット信号ST1及びST2として走査判定回路42及び43のプリセット端子PRに与えると共に、検出出力信号OEG及びEEGをリセット信号RT1及びRT2と

して走査判定回路42及び43のトリガ信号入力端に与える。

かくして走査判定回路42は第6図(D1)に示すように検出出力信号OSGの立下がりによつてセットされ、かつ検出出力信号OEGの立上がりによつて論理「0」のD入力によつてリセットされ、これによりQ出力端から第6図(D1)に示すようにヘッドが奇数フィールドのトラックを走査している区間に対応する区間T1の間論理「0」に立下がる判定出力11を送出する。

同様に偶数フィールド走査判定回路43は検出出力信号ESGの立下がりによってセットされ、かつ検出出力信号EEGの立上がりによってリセットされ、これによりQ出力端から第6図(D2)に示すようにヘッドが偶数フィールドのトラックを走査している区間に相当する区間T2において論理「0」に立下がる判定出力12を得る。

これに対してフォワードリバース切換信号RFがリバースモードにあるときには、スイッチ回路41はセット信号ST1及びST2として検出出

力信号OEG、EEGを送出すると共に、リセット信号RT1及びRT2として検出出力信号OSG及びESGを送出する。このとき走査判定回路42は検出出力信号OEGの立下がりによつてセットされ、かつ検出出力信号OSGの立上がりによつてリセットされ、かくして第6図(D1)の区間T1と同様の区間の間論理「0」となる判定出力11を得る。また走査判定回路43は検出出力信号EEGの立下がりによつてセットされ、かつ検出出力信号ESGの立上りによつてリセットされ、かくして第6図(D2)について上述した区間T2に相当する区間の間論理「0」となる判定出力12を得る。

なおこのリバースモード時における各部の信号は第6図において右側から左側の方に時間が経過するように変化し、検出出力信号OSG～EEGの論理「0」レベルの発生時点及び終了時点は、それぞれパルスOS～EEの最初のパルス(最右側のパルス)の発生時点及び最後のパルス(最左側のパルス)の発生時点に応じて決まるようにな

る。

定数判定回路42及び43の判定出力11及び12の論理レベルを反転してなるQ出力は、それぞれ微分回路44及び45に与えられてフオワードモード時第6図(E1)及び(E2)に示すように判定出力11及び12の立上がり時点において論理「0」に立下がる切換パルス信号CH1及びCH2を送出する。

これに対してリバースモード時には第6図(F1)及び(F2)に示すように切換パルス信号CH1及びCH2は判定出力11及び12が論理「0」から「1」に立上がる時点で発生することになる。

かくして切換パルス信号CH1及びCH2は論理レベルの変化が奇数フィールド及び偶数フィールドのトラックの走査が終了した時点でその都度生じることになる。この切換パルス信号CH1及びCH2はアドレス制御回路(第7図)のナンド回路構成のオア回路51を通じてメモリ選択切換回路52及びメモリ切換禁止回路53にトリガ信

号として与えられる。

メモリ選択切換回路52はヘッドから順次再生されてくる奇数フィールド及び偶数フィールドの映像データをそれぞれ区分けしながら3つのフィールドメモリ切換禁止回路13、14、15に選択的に順次書き込んで行くと共に、書き込みが終了したフィールドメモリ切換禁止回路から映像出力信号を読み出して行くように制御する。

メモリ選択切換回路52はフオワードリバース切換信号FRをアップダウン制御信号として受けるアップダウンカウンタを有し、フオワードモードのときオア回路51を介して得られる切換パルス信号CH1又はCH2によつてアップカウンタ動作をし、またリバースモードの時にはダウンカウンタをし、その結果出力端にえられる3ビットのコード出力QA、QB、QCがロードアドレス変換回路54に与えられる。

ロードアドレス変換回路54はメモリ選択切換回路52から与えられるコード信号QA、QB、QCに基づいて書き込むべきフィールドメモリを

指定する書込アドレスロード信号S2を書込アドレスカウンタ17(第1図)に送出すると共に、読み出すべきフィールドメモリを指定する読出アドレスロード信号S5を読出アドレスカウンタ21(第1図)に送出する。

ロードアドレス変換カウンタ54は第8図に示すようにコード信号QA、QB、QCに加えてヘッド2によつてピックアップされたデジタルデータのフィールドの奇偶を表す再生奇偶信号OBSと共に書込アドレスロード信号S2及び読出アドレスロード信号S5として指定すべきメモリを表すデータ信号に変換するルックアップテーブルをもつROMで構成されている。

例えばフオワードモード時、コード信号の内容が「010」のとき再生奇偶信号OBSが奇数フィールドだけを表している場合ロードアドレス変換回路54は書込アドレスロード信号S2によつて第1のフィールドメモリ13を指定し、かつ読出アドレスロード信号S5によつて第3フィールドメモリ15を指定する。

このとき映像メモリ16は第1のフィールドメモリ13に奇数フィールドの映像データを書き込むと同時に第3のフィールドメモリ15から映像データを読み出す。

また同じコード信号において再生奇偶信号OBSの内容が奇数フィールド及び偶数フィールドの両方を表す状態に変化した場合には書込アドレスロード信号S2によつて第1及び第2のフィールドメモリ13及び14を指定し、かつ読出アドレスロード信号S5によつて第3のフィールドメモリ15を指定する。このとき映像メモリ16は第1のフィールドメモリ13に奇数フィールドの映像データを読み込みかつ第2のフィールドメモリ14に偶数フィールドの映像データを読み込むと同時に、第3のフィールドメモリ15から映像データを読み出す。

このような状態で1フィールド分の画像データが映像信号メモリ16に書き込まれた後、切換パルス信号CH1又はCH2が発生すると、メモリ選択切換回路52はコード信号「011」を送出

して書込アドレスロード信号S2によつて偶数フィールドの映像データを第2のフィールドメモリ14に書き込ませると共に、奇数フィールド映像データを第3のフィールドメモリ15に書き込ませ、かつ読出アドレスロード信号S5によつて第1のフィールドメモリ13の記憶データを読み出させる。

以下同様にして切換パルス信号CHI又はCH2が発生するごとにメモリ選択切換回路52はコード信号QC～QAを順次歩進させて行くことにより、映像信号データを1フィールドを単位として順次フィールドメモリを切り換えながら書き込んで行くと共に、過去に最も新しく書き込みが終了したフィールドメモリから映像データを読み出すようになされている。例えばコード「010」から「011」に移る際に、最も新しく書き込みが終了したメモリは第1のフィールドメモリ13であるのでコード「011」に切り換つたときにはこの第1のフィールドメモリ13から映像データが読み出される。

以上の構成に加えてアドレス制御回路19はフオワードリバース切換信号FRに基づいてそのテープの走行モードの切換時にメモリ選択切換回路52のメモリ切換動作をメモリ切換禁止回路53によつて禁止する構成を有する。このメモリ切換禁止回路53はオア回路51から与えられる切換パルス信号CHI及びCH2をトリガ信号として受けるカウンタでなり、そのロードデータ入力端LAに対して禁止条件回路55の出力IHを直接受けると共に、第2ビットのロードデータ入力端LBに条件信号IHをインバータ56によつて反転して受ける。

禁止条件回路55は排他的論理和回路で構成され、その条件入力として奇数フィールド走査判定回路42(第5図)の判定出力I1と偶数フィールド走査判定回路43の判定出力I2とを受ける。その結果禁止条件回路55は第9図に示すように、ヘッドが奇数フィールド及び偶数フィールドの両方を走査している状態では判定出力I1及びI2が「1」及び「0」又は「0」及び「1」になる

ここでメモリ選択切換回路52のコード信号QC、QB、QAの切り換えは、フオワードモードの場合は第8図の上欄側から下欄側へ順次行われ(すなわち「010」→「011」→……→「111」→「010」……のように)、リバースモードの場合は逆に第8図の下欄側から上欄側へ順次行われる(すなわち「010」→「111」→「110」→……→「010」→……のように)。

またこのコード「011」から「100」に切り換つたとき最も新しく書き込みが終了したフィールドメモリは第2のフィールドメモリ14であるので切換後にデータを読み出すフィールドメモリはこの第2のフィールドメモリ14になる。

以上はフオワードモードの場合であるが、リバースモードの場合は、メモリ選択切換回路52のアップダウンカウンタがダウンカウントをすることにより、第8図の書込アドレスロード信号S2及び読出アドレスロード信号S5の指定を逆転して行く。

ので、メモリ切換禁止回路53のロードデータ端子LB、LAには「0」、「1」がロード条件として与えられる。一方ヘッドが奇数フィールドだけを走査しているとき又は偶数フィールドだけを走査しているときには、判定出力I1、I2は「1」、「1」又は「0」、「0」になるのでロードデータ入力LB、LAは「1」、「0」になる。

メモリ切換禁止回路53のロード信号端LOADには切換タイミング検出回路57の検出出力CTが与えられる。この切換タイミング検出回路57はフオワードリバース切換信号FRをDフリップフロップD51、D52の縦続接続回路に受け、後段のフリップフロップ回路D52のD入力及びQ出力を排他的論理和回路BXに与えて切換タイミング検出出力CTを得る。これにより検出出力CTはフオワードリバース切換信号FRがそのモードを切り換えたとき論理「0」に立下がるパルスとして得ることができ、このパルスによつてメモリ切換禁止回路53はロードデータ入力端LA、LBに与えられているロード条件を読み込む。

かくしてメモリ切替禁止回路53にはテープの走行モードがフオワードモードからリバースモードに切り換えられたとき、又はその逆にリバースモードからフオワードモードに切り換えられたとき、ロードデータ「01」又は「10」(第9図)をロードする。このロード状態においてメモリ切替禁止回路53にオア回路51を通じて切替パルス信号CH1又はCH2が到来したときの動作を考えると、ロードデータ「01」がロードされた後2個の切替パルスが到来したとき、メモリ切替禁止回路53を構成するカウンタはキャリー信号CAを発生する状態になる。これに対してロードデータ「10」がロードされた場合には、1個の切替パルスが到来すればメモリ切替禁止回路53はキャリー信号CAを送出する状態になる。

このキャリー信号CAはインバート58を通じてメモリ選択切替回路52のカウントに動作禁止解除信号として与えられ、その後メモリ選択切替回路52が切替パルス信号CH1及びCH2をカウント動作できる状態になる。メモリ切替禁止回

路53のこの状態はその後新たなタイミング検出信号CTが発生して新たなロードデータがロードされるまで維持され、かくしてテープの走行モードが切り換ったタイミングでヘッドが奇数フィールド及び偶数フィールドの両方に跨がつて走査しているとき、メモリ選択切替回路52の切替選択動作を切替パルス信号CH1又はCH2が2回到来する間選択切替動作を持たせるように動作する。

また第2の場合としてヘッドが奇数フィールドのトラックだけ又は偶数フィールドのトラックだけを走査している状態でテープの走行モードが切り換えられた場合には、メモリ選択切替回路52の切替動作を切替パルス信号CH1又はCH2の1回だけ持たせるように制御することになる。

以上の構成において、第10図に示すように磁気テープをフオワードモードで走行させている状態では、再生入力信号Vinとして順次交互に奇数フィールドデータ及び偶数フィールドデータO11、E11、O12、E12、O13、E13が到来する。ここでデータO11からE11に移

る際に、奇数フィールドデータO11及び偶数フィールドデータE11の両方が磁気ヘッドの1回の走査で得られる区間が生じる。以下同様にして奇数フィールドデータ及び偶数フィールドデータ間には両方のデータが1回の走査で得られる区間が生じる。

このような再生入力信号Vinが到来したときアドレス制御回路19のメモリ選択切替回路52は第10図の選択コードQC、QB、QAの順に示すように順次「100」、「101」、「110」、「111」、「010」、「011」の順序で選択コード信号をロードアドレス変換回路54に送出し、これにより書き込むべきフィールドメモリ及び読み出すべきフィールドメモリが指定される。

すなわち選択コード「100」の区間においては第8図について上述したように奇数フィールドデータ(すなわちO11)は第3のフィールドメモリ15に書き込まれ、かつ偶数フィールドデータ(すなわちO11)は第1のフィールドメモリ

13に書き込まれる。また第2のフィールドメモリ14の記憶データが読み出されて再生出力信号Voutとして送出される。

やがて2つのデータO11及びE11が共に再生される区間が終わると、これを走査モード検出回路24の走査判定回路42及び43が判定し、切替パルス信号CH1又はCH2が発生することによつてメモリ選択切替回路52がカウント動作をして選択コードが「101」に変わる。この区間においては第8図について上述したように偶数フィールドデータE11が引き続き第1のフィールドメモリ13に入力され、かつ奇数フィールドデータO12が第2のフィールドメモリ14に書き込まれる。そして第3のフィールドメモリ15から再生出力信号Voutが読み出される。ここで第3のフィールドメモリ15の記憶データは1つ前の選択コード「100」の区間において書き込みが終了したばかりの最も新しいデータO11である。

以下同様にして偶数フィールド及び奇数フィー

ルドデータの両方が読み出される区間を過ぎると、切換パルス信号CH1又はCH2が発生することによつて、メモリ選択切換回路52がカウント動作して選択コードを順次歩進させて行くことによつて、書き込むべきフィールドメモリ及び読み出すべきフィールドメモリが順次切り換えられて行く。かかる切換時に新しく読み出される記憶データは1つ前の選択コード区間において書き込みが終了したばかりの最も新しいデータでなる。

やがて選択コード「011」の区間のうち偶数フィールドデータE13が読み出されているタイミングで磁気テープ1の走行モードがリバースに切り換えられると、アドレス制御回路19の切換タイミング検出回路57が検出動作をして検出出力CTをメモリ切換禁止回路53に与える。このとき禁止条件回路55の入力11、12は「00」(第9図)であるので、メモリ切換禁止回路53に対して「10」のロードデータがロードされ、かくして1回待ちの禁止信号がインバータ58を介してメモリ選択切換回路52に与えられる。従

つてメモリ選択切換回路52は、磁気テープ1が停止状態を経てリバース方向に走行し始めて2つのデータE13及びO13が得られる状態を経過して切換パルス信号CH1又はCH2が発生する状態になると、これによつて1回だけ選択切換動作をしない状態に制御される。

従つてこの選択コード「011」の区間においては再生されてくる奇数フィールドデータO13は引き続き第3のフィールドメモリ15に書き込まれ、また偶数フィールドデータE13及びE12は第2のフィールドメモリ14に書き込まれて行く。そして出力データは第1のフィールドメモリ13から読み出されて行く。

その後第2回目の切換パルス信号CH1又はCH2が発生すると、メモリ切換禁止回路53がキャリー信号CAを発生してメモリ選択切換回路52の選択切換動作の禁止状態を解除する。従つてその後切換パルス信号CH1又はCH2が発生するごとにメモリ選択切換回路52の選択コードはフォワードモードとは逆の順序で「010」、「

111」、「110」、「101」のように逆戻りして行き、これに応じて再生入力データを書き込むべきメモリも逆方向に順次切り換えられて行き、かつデータを読み出すフィールドメモリも逆方向に切り換えられて行く。しかしこの場合もデータを読み出すべきフィールドメモリとしては1つ前の選択コード区間において書き込みが終了したメモリからデータを読み出すようになされ、かくして最も新しいデータを順次読み出して行くことになる。

第10図の場合は奇数フィールド又は偶数フィールドデータだけを再生しているタイミングで磁気テープの走行モードが切り換えられた場合について述べたが、これに代え奇数フィールドデータ及び偶数フィールドデータの両方が共に1回のヘッドの走査によつて再生されている区間においてテープの走行モードが切り換えられた場合には、第11図に示すようにリバースモードに移つてからメモリ選択切換回路52の選択切換動作が切換パルス信号が2回生じてこれに応動できないよ

うな2回待ち状態に制御される。

すなわち選択コード「010」の区間において磁気テープ1の走行モードが切り換えられた場合、禁止条件回路55からメモリ切換禁止回路53にロードされるデータは「01」になる(第9図)。従つてその後メモリ選択切換回路52はメモリ切換禁止回路53が切換パルス信号を2回カウントしてキャリー信号CAを送出するまで選択切換動作を禁止される。かくしてこの場合も第10図について上述したと同様にして、書き込むべきフィールドメモリに混乱を生じさせることなくその順番を逆転させることができると共に、読み出すべきメモリ及びデータとして1つ前の選択コード区間において記憶が終了したばかりのメモリを指定して記憶データを読み出すことができる。

従つて以上の構成によれば、スロー再生モードにおいて3つのフィールドメモリを用いてその2つによつて再生データの記憶を行ない、かつ残る1つを用いてデータの読み出しを行うようにすると共に、ヘッドによる記録トラックからの再生状

態に応じてメモリに対する切換動作を所定回数だけ禁止するようにしたことによつて、モードの切換後においてそれ以前のフィールドデータの到来順序を混乱なく逆転させながら記録データの再生をなし得る。

なお上述の実施例においては、映像信号メモリ16の画像として3つのフィールドメモリ13～15をもつた構成のものを用いたが、4つ以上のメモリを用いて必要に応じて任意データ量を記憶させるようにしても良い。

〔発明の効果〕

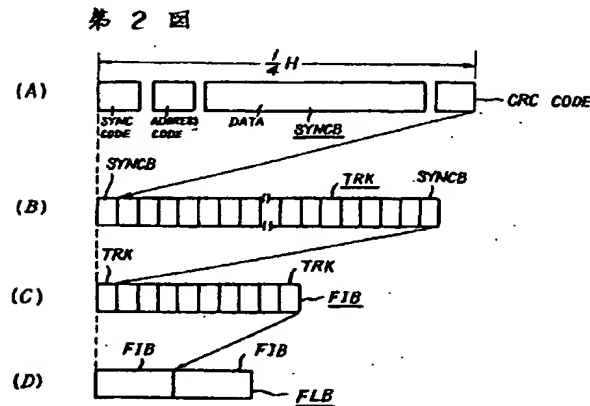
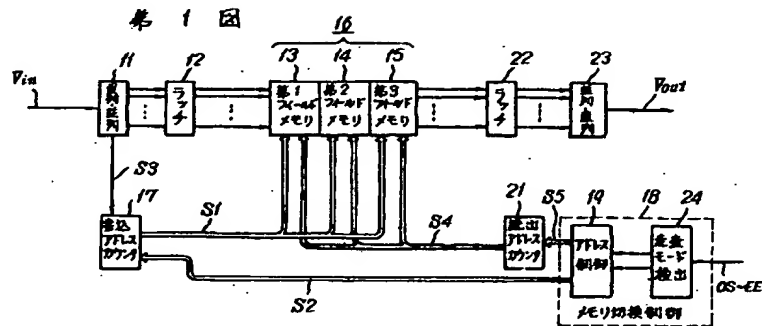
以上のように本発明によれば、スロー再生モードにおいて磁気テープの走行モードを逆転させた場合に混乱なく再生画像を逆転させながら再生することができ、かくするにつき再生されたデータのうち最も新しいデータを用いて画像を再生することができる。

図面の簡単な説明

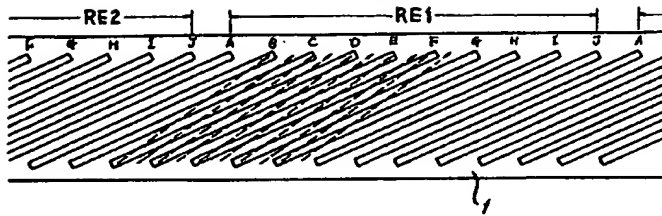
第1図は本発明による映像信号再生装置の一実

施例を示すブロック図、第2図はそのデータ構成を示す略線図、第3図はテープ上の記録パターンとスロー再生時のヘッドの走査軌跡との関係を示す略線図、第4図はヘッドの構成を示す略線図、第5図は第1図の走査モード検出回路の詳細構成を示す接続図、第6図はその各部の信号を示す信号波形図、第7図は第1図のアドレス制御回路の詳細構成を示す接続図、第8図は第7図のメモリ選択切換回路の構成を示す図表、第9図は第7図のメモリ切換禁止回路の構成を示す図表、第10図及び第11図は動作の説明に供する略線図である。

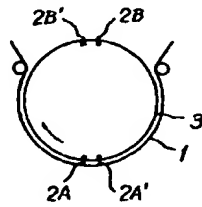
13、14、15……第1、第2、第3のフィールドメモリ、16……映像信号メモリ、17……書込アドレスカウンタ、18……メモリ切換制御回路、19……アドレス制御回路、21……読出アドレスカウンタ、24……走査モード検出回路、52……メモリ選択切換回路、54……ロードアドレス変換回路、55……禁止条件回路、57……切換タイミング検出回路。



第 3 図



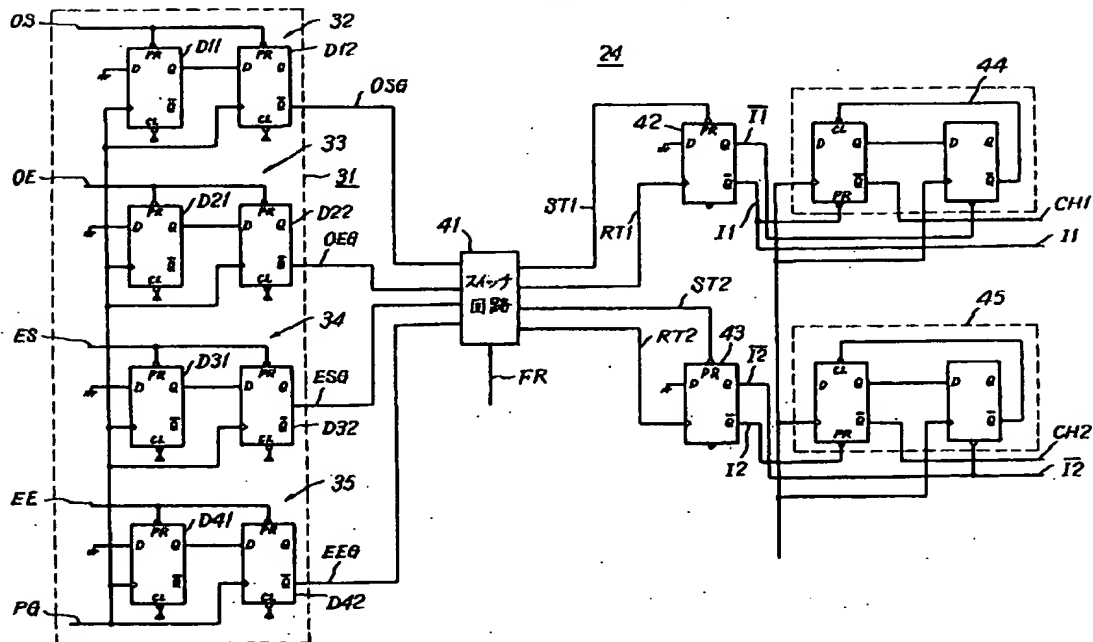
第 4 図



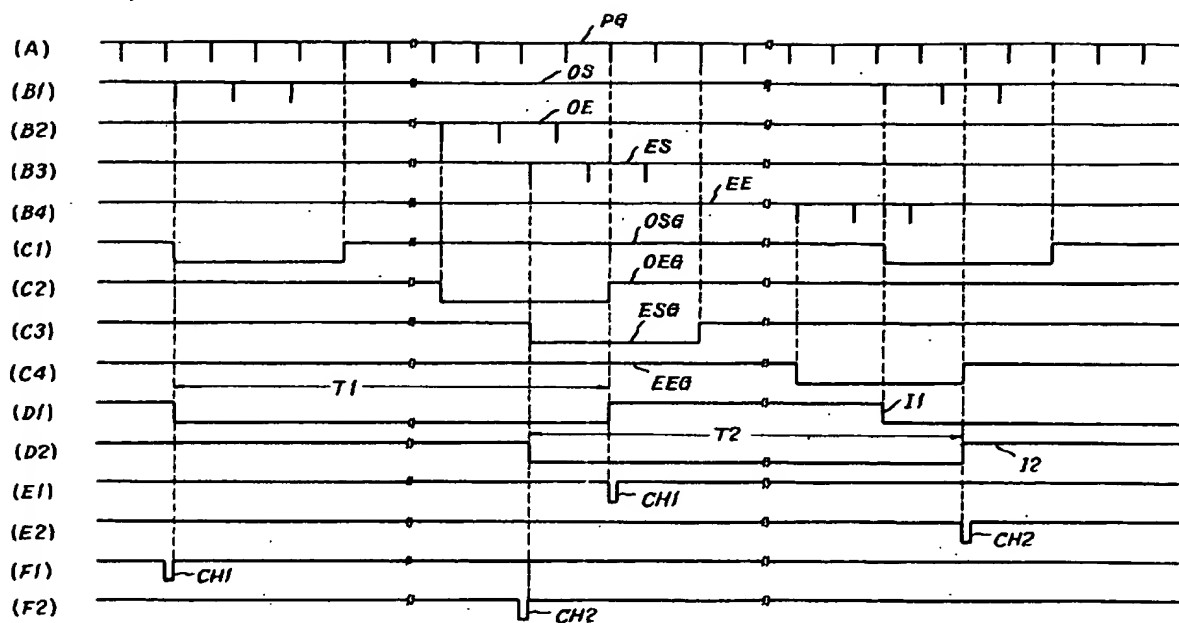
第 9 図

I1	I2	LB	LA	禁止解除条件
1 (奇)	0 (偶)	0	1	2 回特 5
0 (偶)	1 (奇)	0	1	
1 (奇)	1 (奇)	1	0	1 回特 5
0 (偶)	0 (偶)	1	0	

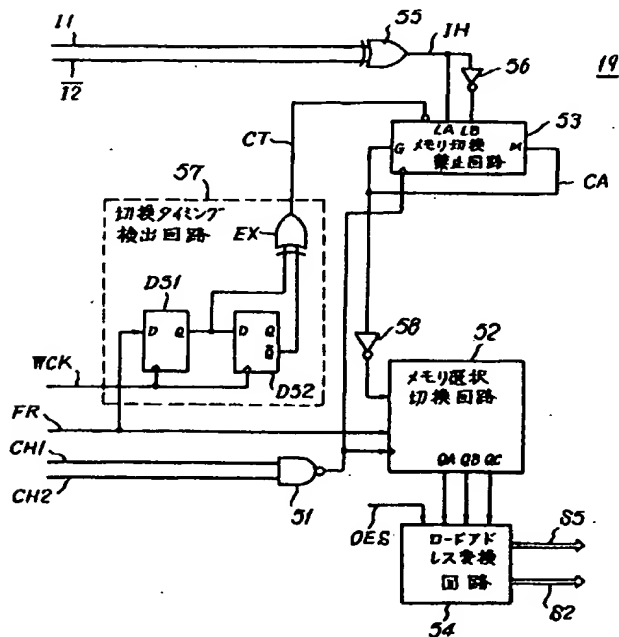
第 5 図



第 6 図



第 7 図



第 8 図

再生奇偶 信号0ES	選択コード QC QB QA	書込アドレスロー 信号S2		読出アドレス D-F信号S5
		奇数	偶数	
0	0 1 0	#1		#3
0/E	0 1 0	#1	#2	#3
E	0 1 1		#2	#1
0/E	0 1 1	#3	#2	#1
0	1 0 0	#3		#2
0/E	1 0 0	#3	#1	#2
E	1 0 1		#1	#3
0/E	1 0 1	#2	#1	#3
0	1 1 0	#2		#1
0/E	1 1 0	#2	#3	#1
E	1 1 1		#3	#2
0/E	1 1 1	#1	#3	#2

第 10 図

← フォワード →						← リバース →					
読出 データ メモリ	E10 #2	O11 #3	E11 #1	O12 #2	E12 #3	O13 #1	E13 #1	O13 #3	E12 #2	O12 #1	E11 #3
再生データ V _{in}	O11 E11	O11 E11	O12 E12	O12 E12	O13 E13	O13 E13	O13 E13	O13 E12	O12 E12	O12 E11	O11 E11
書込メモリ	#3	#1	#2	#3	#1	#2		#3	#2	#1	#3
選択コード QCQBOA	100	101	110	111	010	011	011	010	111	110	101

第 11 図

第 11 図

←

フォワード

→

←

リバース

→

読出 データ メモリ	E10 #2	O11 #3	E11 #1	O12 #2	保持 E12 #3	保持 O12 #1	E12 #2	O12 #1	E11 #3	O11 #2
再生データ V _{in}	O11 E11	O11 E11	E11 O12	O12 E12	E12 O13	O13 E12	E12 O13	O12 E12	E11 O12	O11 E10
書込メモリ	#3	#1	#2	#3	#1	#2	#1	#2	#1	#3
選択コード QCQBOA	100	101	110	111	010	010	111	110	101	100